

This Page Is Inserted by IFW Operations
and is not a part of the Official Record

BEST AVAILABLE IMAGES

Defective images within this document are accurate representations of the original documents submitted by the applicant.

Defects in the images may include (but are not limited to):

- BLACK BORDERS
- TEXT CUT OFF AT TOP, BOTTOM OR SIDES
- FADED TEXT
- ILLEGIBLE TEXT
- SKEWED/SLANTED IMAGES
- COLORED PHOTOS
- BLACK OR VERY BLACK AND WHITE DARK PHOTOS
- GRAY SCALE DOCUMENTS

IMAGES ARE BEST AVAILABLE COPY.

**As rescanning documents *will not* correct images,
please do not report the images to the
Image Problem Mailbox.**

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 11-096200

(43)Date of publication of application : 09.04.1999

(51)Int.Cl.

G06F 17/50
H01L 21/82

(21)Application number : 09-252067

(71)Applicant : MITSUBISHI ELECTRIC CORP

(22)Date of filing : 17.09.1997

(72)Inventor : NATSUME KEIKO

MIYAMAE TETSUJI

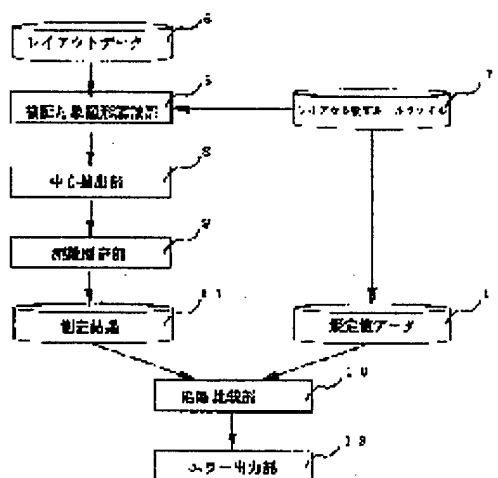
YAMAZAKI AKITOSHI

(54) SEMICONDUCTOR DESIGNING DEVICE

(57)Abstract:

PROBLEM TO BE SOLVED: To make various design rule surely checkable to an arbitrary figure, by measuring the distance from the center coordinates of the figure to be tested to a predetermined test place and comparing the measured distance with prescribed values described in a layout test rule file for a test.

SOLUTION: A test object figure recognition part 5 inputs layout data 6 and the layout test rule file 7 and recognizes the test object figure in the layout data 6 according to the layout test rule file 7. A center extraction part 8 extracts the center coordinates of the recognized arbitrary figure. A distance measurement part 9 measures the distance from the center coordinates of the measured figure to the center coordinates of another figure which is similarly extracted. A distance comparison part 10 compares the measurement result 11 obtained by the distance measurement part 9 with prescribed value data 11 described in the layout test rule file 7. An error output part 13 generates and outputs error data if an error is found through the comparison.



LEGAL STATUS

[Date of request for examination] 06.02.2003

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平11-96200

(43) 公開日 平成11年(1999) 4月9日

(51) Int.Cl.⁸

識別記号

F I

G 0 6 F 17/50

G 0 6 F 15/60

6 6 6 C

H 0 1 L 21/82

6 7 2 A

H 0 1 L 21/82

T

審査請求 未請求 請求項の数 5 O L (全 6 頁)

(21) 出願番号

特願平9-252067

(22) 出願日

平成9年(1997) 9月17日

(71) 出願人 000006013

三菱電機株式会社

東京都千代田区丸の内二丁目2番3号

(72) 発明者 夏目 恵子

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(72) 発明者 宮前 哲治

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

(72) 発明者 山崎 晃裕

東京都千代田区丸の内二丁目2番3号 三

菱電機株式会社内

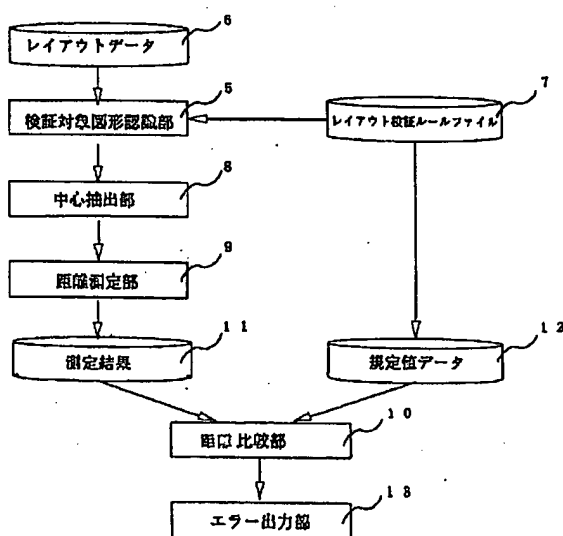
(74) 代理人 弁理士 宮田 金雄 (外2名)

(54) 【発明の名称】 半導体設計装置

(57) 【要約】

【課題】 サイズが一定でない図形のピッチ等、各種のデザインルールチェックが確実にできる半導体設計装置を得る。

【解決手段】 レイアウトデータ6内の任意の図形を認識する検証対象図形認識部5、認識した図形の中心座標を抽出する中心抽出部8、抽出した中心座標から、同様に抽出した他の図形の中心座標までの距離を測定する距離測定部9、測定された距離をレイアウト検証ルールファイル7に記述された規定値データ12と比較する距離比較部10、および比較の結果、エラーがあればエラーデータ13を出力するエラー出力部13で構成されている。



1

【特許請求の範囲】

【請求項1】 半導体集積回路のマスクレイアウトパターンデータ（以降、単にレイアウトデータと省略する）のデザインルール違反をチェックする半導体設計装置において、

レイアウトデータとレイアウトデザインルールとを記述したレイアウト検証ルールファイルを入力する手段、上記レイアウトデータ内の検証対象図形を認識する手段、認識した検証対象図形の中心座標を抽出する手段、抽出された中心座標から予め定められた検証箇所までの距離を測定する手段、この測定された距離を上記レイアウト検証ルールファイルに記述された規定値と比較検証する手段、および比較検証の結果、上記規定値を満たさない場合にエラー出力を行う手段を備えたことを特徴とする半導体設計装置。

【請求項2】 検証対象図形の中心座標から、同様に抽出された他の図形の中心座標までの距離を測定する手段を備えたことを特徴とする請求項1記載の半導体設計装置。

【請求項3】 検証対象図形の中心座標から、当該図形の頂点までの距離を測定する手段を備えたことを特徴とする請求項1または2記載の半導体設計装置。

【請求項4】 検証対象図形のエッジを含む直線の式を算出する手段、および他の検証対象図形の中心座標から、上記算出されたエッジを含む直線までの距離を測定する手段を備えたことを特徴とする1ないし3のいずれかに記載の半導体設計装置。

【請求項5】 検証対象図形の中心座標から、当該図形のエッジを含む直線までの距離を測定する手段を備えたことを特徴とする請求項4記載の半導体設計装置。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】 この発明は、半導体集積回路のレイアウトデータのデザインルール違反をチェックする半導体設計装置に関する。

【0002】

【従来の技術】 一般に、半導体集積回路のレイアウトデータ設計では、歩留り向上のために、レイアウト上の各図形が規定のサイズを満足しているかどうか、または隣り合う図形どうしの間隔が適切であるかどうかなどの検査が必要である。従来においてこの検査を行う場合は、レイアウトデータ上に存在する各図形のエッジや頂点を基準にデザインルールチェックをしていた。例えば、図11に示したような図形がレイアウトデータ上に存在した場合、図形1のエッジと図形2のエッジとの距離dが規定のサイズを満足しているか否かをチェックする。また図12に示したように、図形3の頂点と図形4の頂点との距離dが規定のサイズを満足しているか否かをチェックする。

【0003】 このような従来の半導体設計装置におい

2

て、例えば図13(a)に示したような、必ずしもサイズが一定でない5つの図形が一行に並んでいた場合、図形のピッチ(d1, d2, d3, d4)が一定であるか否かの検証を行う方法について説明する。この場合、5つの図形のサイズが必ずしも一定でないために、図形のエッジを基準に検証して、隣り合う図形のエッジとエッジとの距離が一定であったとしても、図形のピッチが一定であるとは検証できない。そのために、図13

(b)に示したように、各図形の上にa×aのダミーデータを配置し、そのダミーデータのエッジ間距離(d1-a, d2-a, d3-a, d4-a)が一定であるか否かを検証する。こうすることにより、ダミーデータのエッジ間の距離が一定ならば、必ず図形のピッチが一定となり、逆に、ダミーデータのエッジ間の距離が一定でなければ図形のピッチが一定とならないので、ダミーデータのエッジ間の検証を行うことで、図形のピッチの検証を行うことができる。具体的には、サイズが一定でないセルとセルとのピッチの検証や、レーザトリミングスポットからエッジまでの距離の検証に上記のような方法がとられている。

【0004】

【発明が解決しようとする課題】 上記のような従来の半導体設計装置では、ダミーデータを配置する必要があり、ダミーデータの位置の入力ミスやそのサイズの誤差のために、デザインルールチェックが正しく行われず、エラーの見落としが生じるといった問題点があった。

【0005】 この発明は、上述のような課題を解決するためになされたもので、その目的は、任意の図形に対して、各種デザインルールチェックを確実に実施できる半導体設計装置を得るものである。

【0006】

【課題を解決するための手段】 この発明に係る半導体設計装置においては、レイアウトデータとレイアウトデザインルールとを記述したレイアウト検証ルールファイルを入力する手段、上記レイアウトデータ内の検証対象図形を認識する手段、認識した検証対象図形の中心座標を抽出する手段、抽出された中心座標から、予め定められた検証箇所までの距離を測定する手段、この測定された距離を上記レイアウト検証ルールファイルに記述された規定値と比較検証する手段、および比較検証の結果、上記規定値を満たさない場合にエラー出力を行う手段を備えるものである。

【0007】 また、検証対象図形の中心座標から、同様にして抽出された他の図形の中心座標までの距離を測定する手段を備えるものである。

【0008】 また、検証対象図形の中心座標から、当該図形の頂点までの距離を測定する手段を備えるものである。

【0009】 また、検証対象図形のエッジを含む直線の式を算出する手段、および他の検証対象図形の中心座標

3

から、上記算出されたエッジを含む直線までの距離を測定する手段を備えるものである。

【0010】また、検証対象図形の中心座標から、当該図形のエッジを含む直線までの距離を測定する手段を備えるものである。

【0011】

【発明の実施の形態】

実施の形態1. 図1はこの発明の実施の一形態例である半導体設計装置の機能構成を示す図である。図において、5はレイアウトデータ6およびレイアウト検証ルールファイル7を入力し、レイアウトデータ6内の検証対象図形をレイアウト検証ルールファイル6に従って認識する検証対象図形認識部である。8は検証対象図形認識部で認識された任意の図形の中心座標を抽出する中心抽出部である。9は中心抽出部8で抽出された図形の中心座標から、同様に抽出された他の図形の中心座標までの距離を測定する距離測定部である。10は距離測定部9で測定された測定結果11とレイアウト検証ルールファイル7に記述された規定値データ12とを比較する距離比較部で、13はその比較の結果、エラーがあればエラーデータを生成、出力するエラー出力部である。なお、図2に検証対象となる図形の中心座標間の距離dを示す。

【0012】このように構成された半導体設計装置における動作について、図3のフローチャートを参照しながら説明する。まず、レイアウトデータ6およびレイアウト検証ルールファイル7を入力する(S1)。入力されたレイアウト検証ルールファイル7に従って、レイアウトデータ内の検証対象図形を認識する(S2)。そして、認識された図形の中心座標を抽出する(S3)。図形の中心座標(X, Y)を求める方法はいろいろあるが、例えば、対象図形の各頂点座標をもとに次式によって算出する。

$$X = (X_1 + X_2 + \dots + X_n) / n$$

$$Y = (Y_1 + Y_2 + \dots + Y_n) / n$$

但し、 X_1, X_2, \dots, X_n はn角形ポリゴンの頂点X座標

Y_1, Y_2, \dots, Y_n はn角形ポリゴンの頂点Y座標

次に、抽出された図形の中心座標から、同様に抽出された他の図形の中心座標までの距離を測定する(S4)。例えば、中心座標(MX1, MY1)と中心座標(MX2, MY2)との距離dを次式によって算出する。

$$d = ((MX1 - MX2)^2 + (MY1 - MY2)^2)^{1/2}$$

【0013】上記のようにして測定された距離と、レイアウト検証ルールファイルに記述された規定値データとを比較し(S5)、規定値データを満たさない場合は、そのエラー図形の頂点座標、中心座標、レイヤ等の情報と規定値データとをエラーレポートファイルに出力する。また、エラー図形をエラーレイアウトデータとして

4

出力する(S6)。以上のように、各検証対象図形の中心座標を抽出するようにし、その中心座標間の距離を検証するようにしたので、図形のピッチをはじめ、各種デザインルールチェックが確実に実行される。

【0014】実施の形態2. なお、上記実施の形態1においては、図形の中心座標間の距離を測定してレイアウト検証ルールファイルの規定値と比較する例を示したが、本実施の形態2においては、図形の中心座標からその図形の頂点までの距離を検証する例を示す。図4は、図形の中心座標からその図形の頂点までの距離dを示したものである。本実施の形態2による半導体設計装置の機能ブロック図は、図1に示した実施の形態1のものと同様であるが、距離測定部9は図形の中心座標からその図形の頂点までの距離を測定するものである。このように構成された実施の形態2による動作について、図5のフローチャートを参照しながら説明する。まず、実施の形態1と同様、レイアウトデータおよびレイアウト検証ルールファイルを入力して検証対象図形を認識し、その中心座標を抽出する(S1~S3)。次に、抽出した中心座標からその図形の頂点までの距離を測定する。この距離dも、例えば次式によって算出する(T1)。

$$d = ((X - X_1)^2 + (Y - Y_1)^2)^{1/2}$$

但し、(X, Y)は中心座標

(X_1, Y_1)はその図形の1つの頂点

その後、算出した距離dをレイアウト検証ルールファイルの規定値と比較し、エラーがあればエラーデータを出力して処理を終了する(S5~S6)。以上のように、図形の中心座標を抽出することにより、その中心座標からその図形の頂点までの距離を測定でき、図形のサイズと形状を確実に検証することが可能になる。

【0015】実施の形態3. また、本実施の形態3においては、図形の中心座標から他の図形のエッジまでの距離を検証する例を示す。図6は、図形の中心座標から他の図形のエッジまでの距離dを示したものである。図7は、本実施の形態3による半導体設計装置の機能ブロック図であり、図において、1~13は図1に示した実施の形態1のものと同じまたは相当部分である。14は、任意の図形のエッジを含む直線の式を算出する直線の式算出部で、距離測定部9は、検証対象図形の中心座標から他の図形のエッジを含む直線までの距離を測定するものである。このように構成された実施の形態3による動作について、図8のフローチャートを参照しながら説明する。まず、実施の形態1と同様、レイアウトデータおよびレイアウト検証ルールファイルを入力して検証対象図形を認識し、その中心座標を抽出する(S1~S3)。次に、認識した図形とは別の他の図形のエッジを含む直線の式を算出する(U1)。この直線の式は、例えば、対象となる他の図形のエッジの両端の頂点を(X_1, Y_1)および(X_2, Y_2)とした時、

$$(Y_2 - Y_1)x + (X_1 - X_2)y + Y_1X_2 - X_1Y_2 = 0$$

で求められる。

【0016】次に、上記認識した図形の中心座標から、算出した直線の式（他の図形のエッジ）までの距離を測定する（U2）。この距離dは、図形の中心座標（X, Y）、算出した直線の式を $Ax + By + C = 0$ とすると、次式で求められる。

$$d = |AX + BY + C| / (A^2 + B^2)^{1/2}$$

ここで、距離の検証対象となる直線であるが、例えば、認識した図形のX軸方向に存在する直線のみをその対象とすることもできる。同様に、認識した図形のY軸方向に存在する直線のみ、またはその両方を検証対象としてもよい。さらに、X軸、Y軸方向に限らず、全方向に存在するすべての直線を検証対象としてもよい。最後に、算出された検証対象となる直線までの距離を規定値と比較し、エラーがあればエラー出力を行って、処理を終了する（S5～S6）。以上により、図形の中心座標から、任意の方向に存在する他の図形のエッジまでの距離を測定することができ、図形の配置位置の検証が確実に行える。

【0017】実施の形態4。なお、上記実施の形態3においては、図形の中心座標から他の図形のエッジを含む直線までの距離を検証したが、本実施の形態4では、図形の中心座標からその図形自身のエッジを含む直線までの距離を検証するものを示す。図9は、図形の中心座標からその図形のエッジまでの距離dを示したものである。このように構成された実施の形態4による動作について、図10のフローチャートを参照しながら説明する。まず、実施の形態1と同様、レイアウトデータおよびレイアウト検証ルールファイルを入力して検証対象図形を認識し、その中心座標を抽出する（S1～S3）。次に、認識した図形のエッジを含む直線の式を算出する（U1）。この直線の式も、上記実施の形態3で述べたように、エッジの両端の頂点座標を用いて、算出することができる。そして、上記抽出した中心座標から、算出した直線までの距離を測定する（V1）。この場合も、中心座標から、X軸方向に存在する直線のみを検証対象としたり、Y軸方向に存在する直線のみ、またはその両方を検証対象としてもよい。さらに、全方向に存在するすべての直線を検証対象としてもよい。最後に、測定した距離を規定値と比較して、エラーがあればエラー出力した、処理を終了する（S5～S6）。以上により、任意の図形の中心座標からエッジまでの距離を測定でき、図形の形状の検証が確実に行える。

【0018】

【発明の効果】この発明は、以上説明したように構成されているので、以下に示すような効果を奏する。

【0019】レイアウトデータ内の任意の図形を認識し

て、その中心座標を算出するようにしたので、図形のサイズが一定でなくても、各種のデザインルール検証が確実に行える。

【0020】図形の中心座標から他の図形の中心座標までの距離を測定するようにしたので、図形のピッチなどのチェックが行える。

【0021】図形の中心座標からその図形の頂点までの距離を測定するようにしたので、図形の大きさのチェックが行える。

10 【0022】図形の中心座標から他の図形のエッジを含む直線までの距離を測定するようにしたので、図形の配置位置のチェックが行える。

【0023】図形の中心座標からその図形のエッジを含む直線までの距離を測定するようにしたので、図形の形状のチェックが行える。

【図面の簡単な説明】

【図1】 この発明の実施の形態1による半導体設計装置の機能構成を示す図である。

【図2】 図形の中心座標間の距離を示す図である。

20 【図3】 この発明の実施の形態1による処理の流れを示すフローチャートである。

【図4】 図形の中心座標からその図形の頂点までの距離を示す図である。

【図5】 この発明の実施の形態2による処理の流れを示すフローチャートである。

【図6】 図形の中心座標から他の図形のエッジを含む直線までの距離を示す図である。

【図7】 この発明の実施の形態3による半導体設計装置の機能構成を示す図である。

30 【図8】 この発明の実施の形態3による処理の流れを示すフローチャートである。

【図9】 図形の中心座標からその図形のエッジを含む直線までの距離を示す図である。

【図10】 この発明の実施の形態4による処理の流れを示すフローチャートである。

【図11】 従来の半導体設計装置において検証される図形のエッジ間の距離を示す図である。

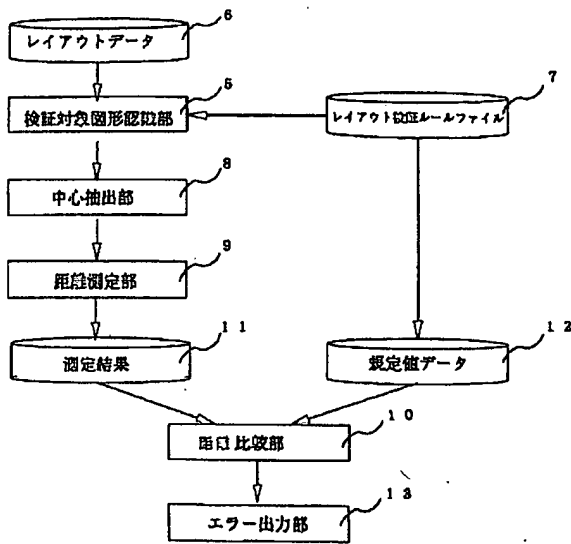
【図12】 従来の半導体設計装置において検証される図形の頂点間の距離を示す図である。

40 【図13】 サイズが一定でない図形のピッチを示す図である。

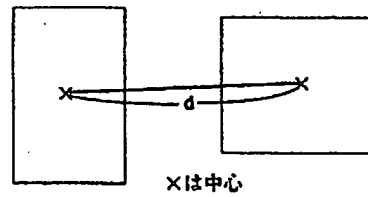
【符号の説明】

5 検証対象図形認識部、6 レイアウトデータ、7 レイアウト検証ルールファイル、8 中心抽出部、9 距離測定部、10 距離比較部、11 測定結果、12 規定値データ、13 エラー出力部、14 直線の式算出部。

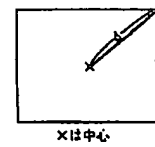
【図1】



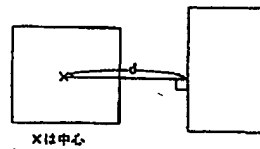
【図2】



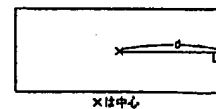
【図4】



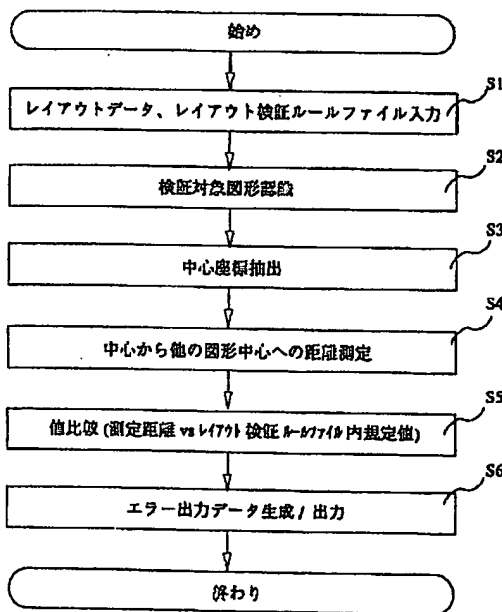
【図6】



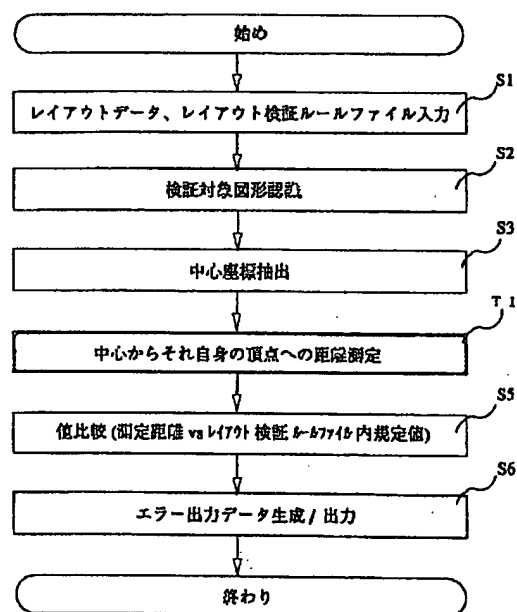
【図9】



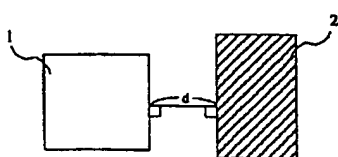
【図3】



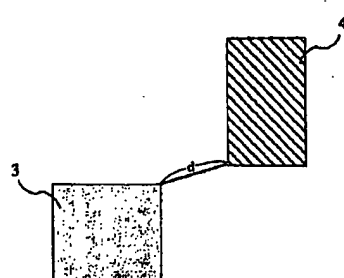
【図5】



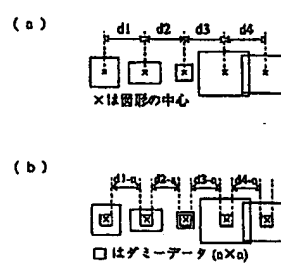
【図11】



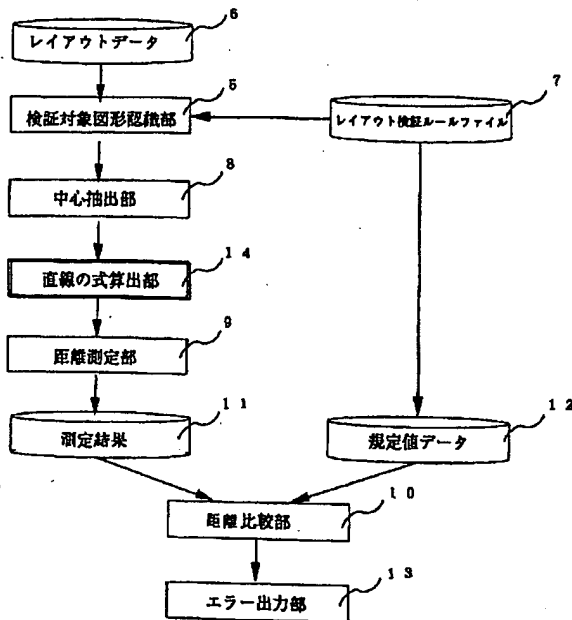
【図12】



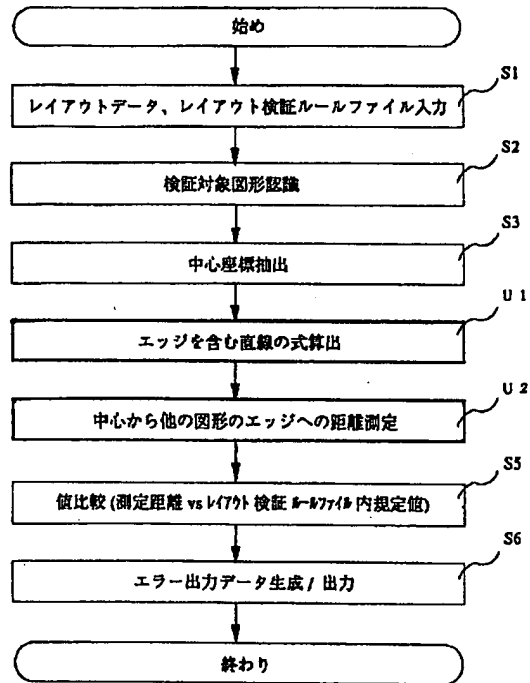
【図13】



【図 7】



【図 8】



【図 10】

